

PAT-NO: JP357091575A

DOCUMENT-IDENTIFIER: JP 57091575 A

TITLE: SEMICONDUCTOR LUMINOUS ELEMENT AND MANUFACTURE  
THEREFOR

PUBN-DATE: June 7, 1982

INVENTOR-INFORMATION:

NAME

INOUE, TADAAKI

TOMITA, KOJI

ASSIGNEE-INFORMATION:

NAME

SHARP CORP

COUNTRY

N/A

APPL-NO: JP55169317

APPL-DATE: November 28, 1980

INT-CL (IPC): H01L033/00, H01L021/208

US-CL-CURRENT: 257/E33.007, 438/504 , 438/FOR.416

ABSTRACT:

PURPOSE: To increase external quantum efficiency, by a method wherein the light emitting layer and the specular surface of a surface luminous-type light emitting diode are provided with curvature and the specular surface is made a concave mirror against radiation light to prevent the light radiated from the luminous layer from propagating over a long range in the luminous layer serving as an absorption layer.

CONSTITUTION: A hole 2 with a predetermined diameter is formed at a GaAs substrate 1. The first P type semiconductor layer 3 serving as a carrier

enclosure layer, the second P type semiconductor layer 4 as an active layer, and the third N type semiconductor layer 5 are a carrier enclosure layer are grown on the substrate 1. The first semiconductor layer 3 is exposed by removing the substrate 1. An insulating film 6 is spread on the layer 3 to open a window section to obtain a luminous region and an LED chip is made by forming a P type layer 7 and by providing with electrodes 8, 9. In this way, external quantum efficiency is increased while improving luminous efficiency.

COPYRIGHT: (C)1982,JPO&Japio

⑩ 日本国特許庁 (JP)  
⑫ 公開特許公報 (A)

⑪ 特許出願公開  
昭57—91575

⑤ Int. Cl.<sup>3</sup>  
H.01 L 33/00  
21/208

識別記号

庁内整理番号  
7739—5F  
7739—5F

④ 公開 昭和57年(1982)6月7日

発明の数 2  
審査請求 未請求

(全 3 頁)

⑭ 半導体発光素子及びその製造方法

⑮ 特 願 昭55—169317

⑯ 出 願 昭55(1980)11月28日

⑰ 発 明 者 井上忠昭

大阪市阿倍野区長池町22番22号  
シャープ株式会社内

⑱ 発 明 者 富田孝司

大阪市阿倍野区長池町22番22号  
シャープ株式会社内

⑲ 出 願 人 シャープ株式会社

大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 福士愛彦

明 細 書

1. 発明の名称

半導体発光素子及びその製造方法

2. 特許請求の範囲

1. 裏面側に光を反射する反射面を内設した面発光型半導体発光素子において、前記反射面を凹面鏡状の接合界面で構成したことを特徴とする半導体発光素子。

2. 基板の成長面に凹面状の穴を形成し、凹面形状に沿って薄いクラッド層及び活性層を成長させる工程と、該活性層上に厚いクラッド層を成長させる工程と、前記基板の一部又は全部を除去して凹面形状を有する前記薄いクラッド層を露呈させる工程と、前記薄いクラッド層の露呈面に反射膜となる電極を設ける工程と、を具備して成り、前記厚いクラッド層側を光取出方向に設定したことを特徴とする半導体発光素子の製造方法。

3. 発明の詳細な説明

本発明は外部量子効率を高め得る面発光型発光

ダイオードの素子構造の改良及び製造方法に関するものである。

光通信の発光源として  $Ga_{1-x}Al_xAs$  等を使用した発光ダイオード (LED) または半導体レーザが用いられているが、そのうち LED は高信頼性が実証され既に光ファイバー伝送用光源として実用化されており、特に短中距離用として積極的な研究開発が進められている。LED に於ける発光は、通常内部量子効率が高く、p-n 接合に注入されたキャリアはほとんど発光再結合してフォトンに変換されているが、半導体結晶の屈折率が高い為 LED 内での放射光は大部分が結晶表面で全反射され外部量子効率は 20 程度と低くなる。更に光ファイバーの受光角の制限を受けるため、光ファイバーへの結合光パワーは実質的に相当小さなものとなる。この為、上述の二つの問題点をいかに解決し光ファイバーへの結合光パワーを高めるかが光通信上の重要な課題となる。そして光ファイバーとの結合効率を高める為に光ファイバー先端の形状を改良加工すること及び外

外部量子効率を改善する為に発光を成長層裏面側（基板面側）より取出すアップサイドダウン（up side down）構造が提案されている。アップサイドダウン構造は光取出し側の吸収層となるGaAs基板を去除する工程が必要となるが、発光領域がシステムに近いことによって放熱性に優れかつシステム側に放射された光を電極金属によって光取出し側に反射させることができる為外部量子効率が増加する利点がある。また外部量子効率及び結合効率をより一層増加する為に工程は複雑になるものの光取出し面上にドーム加工を施しレンズ効果をもたせる構造やマイクロ球レンズの装着等が開発されている。

上述のシステム側に放射された光を電極金属によって光取出し側へ反射させる裏面反射型LEDに於ける外部量子効率の増加の程度は、発光層と反射用電極金属層とがほぼ平行である為、反射面に対して広角度に入射した光はほとんど無効となりごく一部の反射光しか有効に外部に取出せていない。そして電極金属層に平行に反射された平行方

向の光は光吸収層となる発光層を長距離伝搬することとなりほとんど伝搬過程で吸収されてしまい外部には取出されない状態となる。

本発明は以上の欠点を解消し反射光をより有効に外部に導出させ外部量子効率の向上を計り得る面発光型発光ダイオードを提供することを目的とするものである。

本発明は発光層及び反射面に曲率を持たせ、反射面は放射光に対して凹面鏡となるようにした点と発光層の各点より四方に放射された光が吸収層である発光層内を長距離伝搬しないようにした点に技術的手段を駆使したものである。また製造工程面に於いては、基板結晶に比較的深い凹面状の穴を形成しその中に比較的薄いキャリア閉込め層及び発光層となる活性層を成長することによって所望の構造を簡単に得ることができる。

以下0.8 $\mu$ m帯のGaAs-Ga<sub>1-x</sub>Al<sub>x</sub>As系ダブルヘテロ構造LEDを例にとりて本発明を詳細に説明する。

第1図(A)、(B)は本発明の一実施例を示すLED

の断面図である。

GaAs基板1に所望とする発光径(r)の2倍程度の径(R)で深さ(t)が発光径程度の穴2を形成する。(R $\approx$ 1.5r $\sim$ 2rであってt=0.5r $\sim$ 2r程度の凹面状態が望ましい。)その上にキャリア閉じ込め層となる第Iの半導体層3としてP型Ga<sub>1-x</sub>Al<sub>x</sub>As(x $\approx$ 0.3)を2 $\sim$ 3 $\mu$ m成長し次いで活性層となる第IIの半導体層4としてP型Ga<sub>1-x</sub>Al<sub>x</sub>As(x $\leq$ 0.1)を1 $\sim$ 2 $\mu$ m程度成長する。そしてキャリア閉じ込め層となる第IIIの半導体層5としてn型Ga<sub>1-x</sub>Al<sub>x</sub>As(x $\approx$ 0.3)を極力厚く(40 $\sim$ 50 $\mu$ m)成長する。その後GaAsの選択エッチング液によってGaAs基板を除去し第Iの半導体層3を露出させる。その後第Iの半導体層3上にSiO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>等の絶縁膜6を2000Å程度コートし、発光領域を凸面上の中央部に形成する為、所望の径の窓をホトエッチングによって形成し、zn拡散によって窓部に0.5 $\mu$ m程度のP層7を形成する。次に第IIIの半導体層5であるn型Ga<sub>1-x</sub>Al<sub>x</sub>As

(x $\approx$ 0.3)上にn側電極8を形成する。次にzn拡散層7上及び絶縁膜6上にp側全面電極9を形成する。その後発光領域に対応した領域のn側電極8の部分を除くして光取出し部としたLEDチップを作製する。

このLEDでは裏側反射面が凹面鏡状になっている為集光性が従来のアップサイドダウン構造LEDよりも優れ、また活性層が曲率を持っているので吸収層である活性層中を放射光は長距離伝搬することなく光取出し面に平行に近い光も有効に外部に取出せる。この為外部量子効率を増加させることができ発光効率が向上する。またLED用ウェハの結晶成長は通常第2図に示すような温度プロファイルによる徐冷法で行なわれているが、その場合Ga融液にAsの過飽和度を持たせる為保持温度Tより $\Delta T$ (数℃)だけ急冷しその後0.1 $\sim$ 数℃/min程度の冷却速度で徐冷しながら順次融液を基板上に移送して多層成長を行なっている。第3図に示す通常のバラス型アップサイドダウン構造のLEDでは第Iの成長層3が

20 $\mu$ m程度の厚膜成長である為、長時間成長が必要となる。その為発光層である活性層33を成長する時融液の過飽和度が保持されなくなり融液表面に微結晶が成長し易い状態となっており、活性層及びキャリア閉込め層34の結晶層中のピンホール等の原因となり易い傾向があった。しかし本発明による方法では発光層である活性層を光取出し層である第Ⅱの半導体厚膜層より先に成長できるので上記の欠点が除かれ、又活性層、キャリア閉込め層間でのエネルギーギャップ差(Al混晶比差)の制御性にも優れ、結晶成長の点からも有利である。

以上はGaAs-Ga<sub>1-x</sub>Al<sub>x</sub>As系のLEDについて説明したが、InGaAsP系等のⅢ-V化合物半導体混晶を利用したLEDにも適用できることは明らかである。

#### 図面の簡単な説明

第1図(A)、(B)は本発明の一実施例を示す発光ダイオードの断面構成図である。

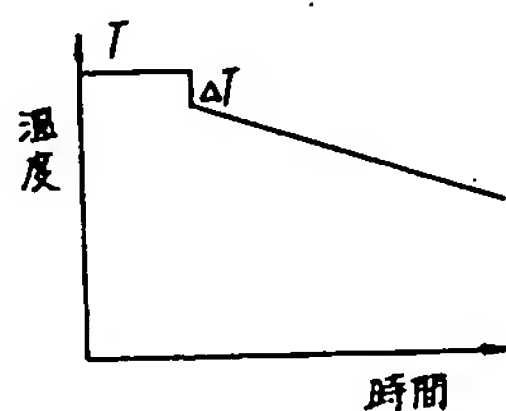
第2図はウェハの結晶成長を説明する温度プロファイルの説明図である。

ロファイルの説明図である。

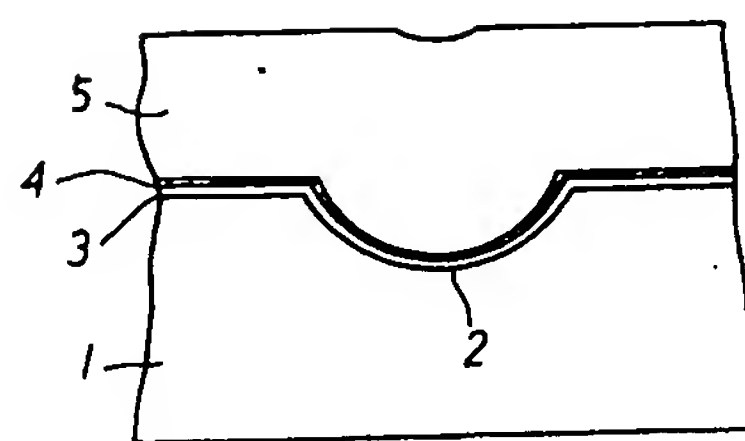
第3図はバラス型アップサイドダウン構造の発光ダイオードの断面構成図である。

1、31…GaAs基板、2…GaAs基板に形成した凹状の穴、3、33…第Ⅰの半導体層(P型Ga<sub>1-x</sub>Al<sub>x</sub>As( $x \approx 0.3$ ))、4、34…活性層(P型Ga<sub>1-x</sub>Al<sub>x</sub>As( $x \leq 0.1$ ))、5、35…第Ⅱの半導体層(n型Ga<sub>1-x</sub>Al<sub>x</sub>As( $x \approx 0.3$ ))、6、36…絶縁膜、7、37…Zn拡散層(P<sup>+</sup>層)、8、38…n側電極、9、39…p側電極、10、40…ステム、11…ダイボンド金属。

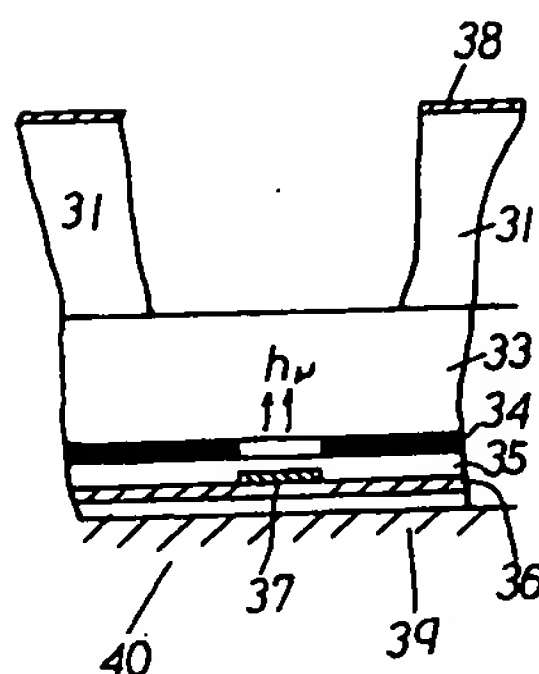
代理人 弁理士 福 士 愛 彦



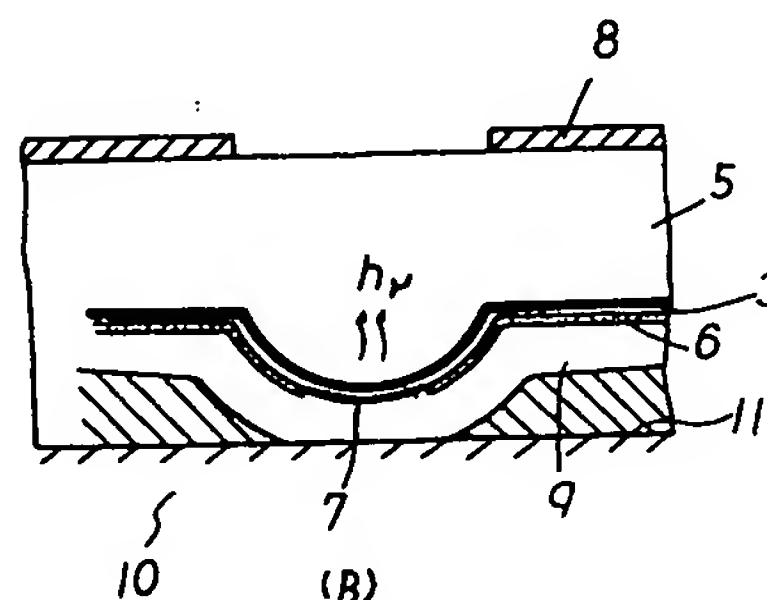
第2図



(A)



第3図



第1図